

031218
EP04/52518
AC

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

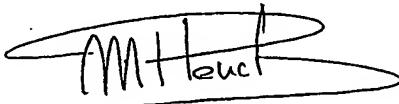
REC'D 24 NOV 2004
WIPO PCT

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 13 OCT. 2004

Pour le Directeur général de l'Institut
national de la propriété Industrielle
Le Chef du Département des brevets



Martine PLANCHE

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

SIEGE
26 bis, rue de Saint-Petersbourg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI

REQUÊTE EN DÉLIVRANCE 1/2

[Important] Remplir impérativement la 2ème page.

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 190600

REMISE DES PIÈCES DATE LIEU		Réservé à l'INPI OCT 2003 75 INPI PARIS	
N° D'ENREGISTREMENT NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI		0312182 <i>Oct 2003</i>	
Vos références pour ce dossier (facultatif) 63202			
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale ou demande de certificat d'utilité initiale		N° N°	Date / / / Date / / /
Transformation d'une demande de brevet européen Demande de brevet initiale		N°	Date / / /
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
CIRCUIT DE COMPARAISON POUR CONVERTISSEUR ANALOGIQUE-NUMERIQUE			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date / / /	N°
		Pays ou organisation Date / / /	N°
		Pays ou organisation Date / / /	N°
<input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»			
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		ATMEL GRENOBLE S.A.	
Prénoms			
Forme juridique		Société Anonyme	
N° SIREN		3 . 4 . 1 . 4 . 7 . 0 . 6 . 5 . 6	
Code APE-NAF		. . .	
Adresse	Rue	Avenue de Rochepleine	
	Code postal et ville	38120	SAINT EGREVE CEDEX
Pays		FRANCE	
Nationalité		Française	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**

REQUÊTE EN DÉLIVRANCE 2/2

REMISE DES PIÈCES	Réervé à l'INPI
DATE	OCT 2003
LIEU	75 INPI PARIS
0312182	
N° D'ENREGISTREMENT	
NATIONAL ATTRIBUÉ PAR L'INPI	

DB 540 W /190500

6 Vos références pour ce dossier : (facultatif)		63202
6.1 MANDATAIRE		
Nom		COLLET
Prénom		Alain
Cabinet ou Société		THALES - INTELLECTUAL PROPERTY
N °de pouvoir permanent et/ou de lien contractuel		9336
Adresse	Rue	31-33 avenue Aristide Briand
	Code postal et ville	94117 ARCUEIL cedex
N° de téléphone (facultatif)		01 41 48 45 15
N° de télécopie (facultatif)		01 41 48 45 01
Adresse électronique (facultatif)		
7 INVENTEUR (S)		
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée
8 RAPPORT DE RECHERCHE		
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>
Paiement échelonné de la redevance		Paiement en deux versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requise pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Requise antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :
Si vous avez utilisé l'imprimé « Suite », indiquez le nombre de pages jointes		
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire)		VISA DE LA PRÉFECTURE OU DE L'INPI
Alain COLLET		 

Circuit de comparaison pour convertisseur analogique-numérique

L'invention se rapporte à un circuit de comparaison pour un convertisseur analogique-numérique. Le circuit de comparaison comporte un réseau de comparateurs comparant chacun une tension analogique à convertir avec une tension de référence. La tension analogique à convertir 5 est généralement issue d'un échantillonneur-bloqueur permettant à l'ensemble des comparateurs du réseau de recevoir la même tension analogique au moment où ils effectuent la comparaison avec la tension de référence.

Les tensions de référence que reçoivent les comparateurs sont 10 réparties sur une plage dans laquelle la tension analogique peut évoluer. La répartition est généralement uniforme sur la plage et elle est par exemple obtenue au moyen d'un réseau de résistances, toutes de même valeur et raccordées en série entre les bornes d'une source de tension d'alimentation du comparateur. Il y a sensiblement autant de résistances que de 15 comparateurs. Les tensions de référence sont alors prélevées aux différents points de jonction des résistances entre elles.

Chaque comparateur comporte deux sorties, l'une directe et l'autre inverse. Les tensions présentes sur ses sorties sont fonction de la 20 différence de potentiel entre la tension analogique et la tension de référence reçue par le comparateur concerné. La figure 1 représente trois courbes montrant l'évolution de la tension présente sur la sortie directe O_{n-1} , O_n et O_{n+1} en fonction de la tension analogique V , pour trois comparateurs C de rang $n-1$, n et $n+1$ dans le réseau de comparateurs. Ces trois comparateurs 25 reçoivent respectivement des tensions de références $V_{ref\ n-1}$, $V_{ref\ n}$ et $V_{ref\ n+1}$. Les comparateurs reçoivent des tensions de référence voisines dans leur répartition sur la plage.

Pour un comparateur donné, par exemple le comparateur de rang n , si sa réponse était parfaite, la tension O_n présente sur sa sortie directe 30 devrait être nulle lorsque la tension analogique V est égale à la tension de référence V_n . Or, la réponse des comparateurs est imparfaite et on constate un écart de tension, dit tension d'offset, entre la tension de référence $V_{ref\ n}$ et la tension analogique V entraînant une tension O_n nulle sur la sortie directe du comparateur de rang n . Dans la pratique on constate que chaque comparateur C a sa propre tension d'offset indépendante de celle des autres

comparateurs. Sur la figure 1, le comparateur C de rang n-1 a une tension d'offset Offset n-1, le comparateur C de rang n a une tension d'offset Offset n et le comparateur C de rang n+1 a une tension d'offset Offset n+1. Les tensions d'offset peuvent être négatives ou positives. Leurs valeurs sont 5 aléatoirement réparties pour les différents comparateurs d'un convertisseur analogique-numérique. Ces tensions d'offset détériorent la précision du convertisseur et on constate qu'elles tendent à augmenter lorsqu'on réduit la taille du composant électronique sur lequel est réalisé le convertisseur.

Par ailleurs, la résolution LSB d'un convertisseur analogique 10 numérique peut s'exprimer par l'écart de la tension analogique modifiant la valeur d'un bit de poids faible en sortie du convertisseur. La résolution LSB s'exprime de la façon suivante :

$$\text{LSB} = \frac{V_{\text{pic/pic}}}{2^n}$$

15

où $V_{\text{pic/pic}}$ représente l'amplitude maximum de la tension analogique que peut convertir le convertisseur, et où n est le nombre de comparateurs dans le réseau. Si la résolution LSB est inférieure à trois fois la tension d'offset, on a une perte de linéarité du convertisseur et le bit de poids 20 faible n'est plus significatif.

L'invention a pour but de réduire les effets de ces tensions d'offset en les moyennant sur des convertisseurs voisins. Cette réduction permet d'améliorer la résolution du convertisseur.

A cet effet, l'invention a pour objet, un circuit de comparaison pour 25 un convertisseur analogique-numérique comportant un réseau de comparateurs comparant chacun une tension analogique à convertir avec une tension de référence, les tensions de référence étant réparties sur une plage dans laquelle la tension analogique peut évoluer, chaque comparateur comprenant une sortie directe et une sortie inverse, caractérisé en ce que 30 chaque sortie, directe ou inverse, est raccordée à l'entrée d'un suiveur de tension, les sorties de chaque suiveur de tension étant reliées soit à des entrées d'un premier réseau de résistances délivrant à ses sorties, des tensions moyennes de celles présentes sur des sorties directes de comparateurs recevant des tensions de référence voisines dans leur 35 répartition sur la plage, soit à des entrées d'un second réseau de résistances

délivrant à ses sorties, des tensions moyennes de celles présentes sur des sorties inverses de comparateurs recevant des tensions de référence voisines dans leur répartition sur la plage.

5 L'invention sera mieux comprise et d'autres avantages apparaîtront à la lecture de la description détaillée d'un mode de réalisation donné à titre d'exemple et illustré par le dessin joint dans lequel

10 la figure 1 représente plusieurs courbes montrant l'évolution de la tension présente sur les sorties directes de comparateurs en fonction de la tension analogique V qui lui est appliquée ; cette figure a déjà été commentée plus haut ;

15 la figure 2 représente un circuit de comparaison comportant plusieurs réseaux de résistances permettant de réaliser le moyennage de tensions de sorties directes de plusieurs comparateurs voisins.

La figure 2 représente un circuit de comparaison 1 comportant un réseau de comparateurs comparant chacun une tension analogique V à convertir avec une tension de référence. Sur la figure 2, trois comparateurs Cn-1, Cn et Cn+1 ont été représentés, n représentant leur rang dans le réseau de comparateurs. Chaque comparateur comporte deux entrées et la tension analogique V est présente sur l'une de ces entrées. L'autre entrée reçoit une tension de référence propre à chaque comparateur C. Les trois comparateurs Cn-1, Cn et Cn+1 reçoivent respectivement des tensions de références Vref n-1, Vref n et Vref n+1 obtenues au moyen d'un réseau de résistances R, toutes raccordées en série entre les bornes d'une source de tension d'alimentation Vcc du comparateur. Chaque comparateur Cn-1, Cn ou Cn+1 comporte deux sorties, l'une directe, respectivement On-1, On ou On+1, et l'autre inverse respectivement $\overline{On-1}$, \overline{On} ou $\overline{On+1}$. Les tensions présentes sur ses sorties sont fonction de la différence de potentiel entre la tension analogique V et la tension de référence Vref n-1, Vref n ou Vref n+1 reçue par le comparateur C concerné. Les tensions présentes sur les sorties des différents comparateurs C évoluent, par exemple, comme représenté sur la figure 1. Pour un comparateur C donné, la tension présente sur sa sortie inverse \overline{O} est égale à la tension symétrique de la tension présente sur sa 35 sortie directe O par rapport à une tension moyenne qu'il délivre.

Chaque sortie, directe O_{n-1} , O_n ou O_{n+1} ou inverse \bar{O}_{n-1} , \bar{O}_n ou \bar{O}_{n+1} , est raccordée à l'entrée d'un suiveur de tension A. Chaque suiveur de tension A délivre une tension égale à la tension présente sur la sortie du comparateur à laquelle il est raccordé et a une impédance de sortie très faible.

Les sorties de chaque suiveur de tension A sont reliées soit à une entrée d'un premier réseau 2 de résistances délivrant à ses sorties O'_n-1 , O'_n et O'_{n+1} , des tensions moyennes de celles présentes sur les sorties directes des comparateurs C_{n-1} , C_n et C_{n+1} , soit à une entrée d'un second réseau 10 de résistances délivrant à ses sorties \bar{O}'_{n-1} , \bar{O}'_n et \bar{O}'_{n+1} , des tensions moyennes de celles présentes sur les sorties inverses des comparateurs C_{n-1} , C_n et C_{n+1} . Pour ne pas surcharger la figure 2 seul le premier réseau 2 de résistances a été représenté. Avantageusement les deux réseaux de résistances ont la même structure.

15 Avantageusement, chaque réseau de résistances comporte un premier ensemble en série de deux paires identiques de deux résistances identiques en série, R_1 , R_2 d'une part, R_3 , R_4 d'autre part, et un deuxième ensemble en série de deux paires identiques de deux résistances identiques en série R_5 , R_6 d'une part, R_7 , R_8 d'autre part. Les entrées du réseau de 20 résistances sont constituées par les extrémités et le point milieu du premier ensemble en série, et les sorties du réseau de résistances sont constituées par les extrémités et le point milieu du deuxième ensemble en série, le point milieu de la première paire et de la deuxième paire de résistances du premier ensemble sont reliés respectivement au point milieu de la première paire et 25 de la deuxième paire du deuxième ensemble. Cette structure de réseau de résistances est répétée pour pouvoir se raccorder aux sorties de tous les comparateurs C et fournir ainsi autant de sorties O' du réseau de résistances que de sorties O des comparateurs C.

La fonction de transfert de la sortie O'_n du premier réseau 2 peut 30 alors s'exprimer de la façon suivante :

$$O'_n = \frac{\frac{O_n + O_{n+1}}{2} + \frac{O_{n-1} + O_n}{2}}{2}$$

Les deux premiers réseaux de résistances permettent de réduire l'erreur statistique due aux différentes tensions d'offset des comparateurs. Plus précisément, on peut déterminer l'écart type σ des tensions d'offset de l'ensemble des comparateurs C du réseau. On peut, à l'aide de la fonction de transfert du premier réseau de résistance déterminer un écart type équivalent σ' des comparateurs vu des sorties du premier réseau 2 de résistances. L'écart type équivalent σ' peut s'exprimer de la façon suivante :

$$\sigma' = \sigma \sqrt{\frac{3}{8}} \approx 0,6\sigma$$

10

Cette réduction de l'effet de la tension d'offset des comparateurs permet pratiquement d'améliorer la résolution d'un bit de poids faible.

La combinaison des suiveurs de tension A avec le réseau de résistances permet de ne pas perdre de gain en sortie de réseau de résistances par rapport à la sortie du réseau de comparateurs. En l'absence de suiveur de tension A, la réduction de l'effet de la tension d'offset des comparateurs serait plus faible.

Avantageusement les sorties $O'n-1$, $O'n$ et $O'n+1$ du premier réseau 2 de résistances sont reliées, par l'intermédiaire de suiveurs de tension A, à des entrées d'un troisième réseau 3 de résistances délivrant à ses sorties $O''n-1$, $O''n$ et $O''n+1$, des tensions moyennes de celles présentes sur des entrées voisines du troisième réseau de résistances. De même, les sorties $O'n-1$, $O'n$ et $O'n+1$ du second réseau de résistances sont reliées, par l'intermédiaire de suiveurs de tension A, à des entrées d'un quatrième réseau de résistances délivrant à ses sorties $O'''n-1$, $O'''n$ et $O'''n+1$, des tensions moyennes de celles présentes sur des entrées voisines du quatrième réseau de résistances. Comme précédemment, pour ne pas surcharger la figure 2, le quatrième réseau de résistances n'est pas représenté. Avantageusement, les quatre réseaux de résistances ont la même structure. La fonction de transfert de la sortie $O'n$ du second réseau 3 de résistances peut s'exprimer de la façon suivante :

$$O''n = \frac{\frac{O'n + O'n+1}{2} + \frac{O'n + O'n-1}{2}}{2}$$

Comme précédemment, un écart type équivalent σ'' peut s'exprimer de la façon suivante :

$$5 \quad \sigma'' = \sigma' \sqrt{\frac{3}{8}} = \sigma \sqrt{\frac{3}{8}} \times \sqrt{\frac{3}{8}} \approx 0,36\sigma$$

On voit ici une diminution notable de l'effet de la tension d'offset des comparateurs C, diminution obtenue à l'aide du deuxième étage de réseau de résistances. Les suiveurs de tension A connectés entre les deux réseaux de résistances évitent toute perte de gain. On pourrait généraliser l'invention en enchaînant d'autres réseaux de résistances, décorrélés des précédents au moyen de suiveurs de tension, en aval des deux décrits ici. Néanmoins, cet enchaînement augmente notamment le nombre de composants présents sur un substrat sur lequel est réalisé le convertisseur analogique numérique.

L'invention peut être mise en œuvre pour une architecture de circuit de comparaison comportant des comparateurs travaillant tous en parallèle. Cette architecture est bien connue dans la littérature anglo-saxonne sous le nom de « flash ». L'invention peut également être mise en œuvre pour une architecture de circuit de comparaison dite « en repliement » et comportant un plus petit nombre de comparateurs travaillant en parallèle. Ces comparateurs sont alors utilisés plusieurs fois sur la plage. Cette architecture est bien connue dans la littérature anglo-saxonne sous le nom de « folding ».

REVENDICATIONS

1. Circuit de comparaison pour un convertisseur analogique-numérique comportant un réseau de comparateurs (C) comparant chacun une tension analogique (V) à convertir avec une tension de référence (Vref),
5 les tensions de référence (Vref) étant réparties sur une plage dans laquelle la tension analogique (V) peut évoluer, chaque comparateur (C) comprenant une sortie directe (O) et une sortie inverse (\bar{O}), caractérisé en ce que chaque sortie, directe (O) ou inverse (\bar{O}), est raccordée à l'entrée d'un suiveur de tension (A), les sorties de chaque suiveur de tension (A) étant reliées soit à des entrées d'un premier réseau (2) de résistances (R1 à R8) délivrant à ses sorties (O'), des tensions moyennes de celles présentes sur des sorties directes (O) de comparateurs (C) recevant des tensions de référence (Vref) voisines dans leur répartition sur la plage, soit à des entrées d'un second réseau de résistances délivrant à ses sorties (\bar{O}'), des tensions moyennes de celles présentes sur des sorties inverses (\bar{O}) de comparateurs (C) recevant des tensions de référence (Vref) voisines dans leur répartition sur la plage.
2. Circuit de comparaison selon la revendication 1, caractérisé en:
20 ce que les sorties (O') du premier réseau (2) de résistances sont reliées, par l'intermédiaire de suiveurs de tension (A), à des entrées d'un troisième réseau (3) de résistances (R1 à R8) délivrant à ses sorties (O''), des tensions moyennes de celles présentes sur des entrées voisines du troisième réseau (3) de résistances, et en ce que les sorties (\bar{O}') du second réseau de résistances sont reliées, par l'intermédiaire de suiveurs de tension (A), à des entrées d'un quatrième réseau de résistances délivrant à ses sorties (\bar{O}''), des tensions moyennes de celles présentes sur des entrées voisines du quatrième réseau de résistances.
- 30 3. Circuit de comparaison selon l'une des revendications précédentes, caractérisé en ce que les réseaux (2, 3) de résistances ont la même structure.

4. Circuit de comparaison selon la revendication 3, caractérisé en ce que chaque réseau de résistances comporte un premier ensemble en série de deux paires identiques de deux résistances identiques en série, (R1, R2) d'une part, (R3, R4) d'autre part, et un deuxième ensemble en série de 5 deux paires identiques de deux résistances identiques en série (R5, R6) d'une part, (R7, R8) d'autre part et en ce que les entrées du réseau de résistances sont constituées par les extrémités et le point milieu du premier ensemble en série, et les sorties du réseau de résistances sont constituées par les extrémités et le point milieu du deuxième ensemble en série, le point 10 milieu de la première paire et de la deuxième paire de résistances du premier ensemble sont reliés respectivement au point milieu de la première paire et de la deuxième paire du deuxième ensemble.

1/2

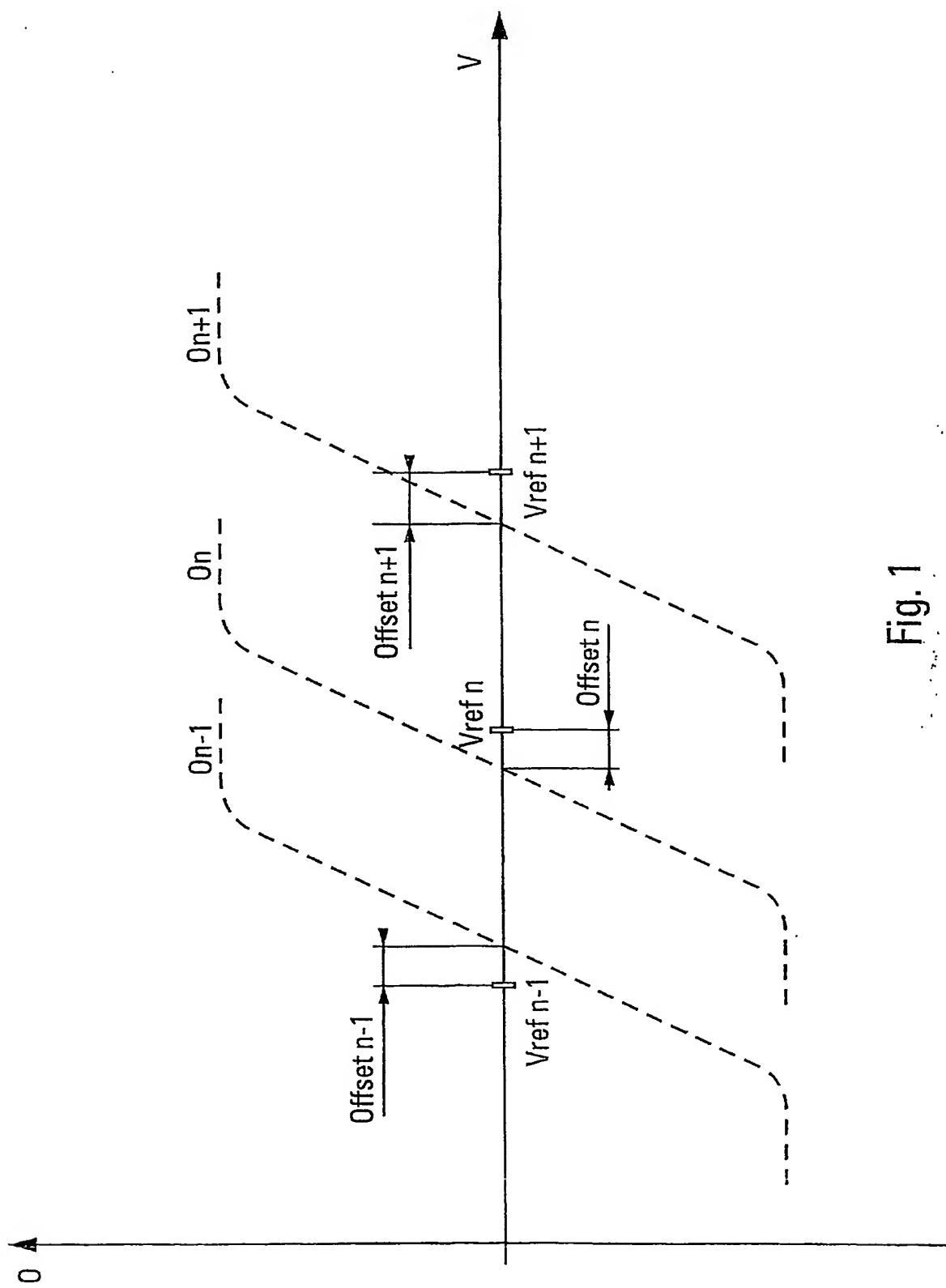


Fig. 1

2/2

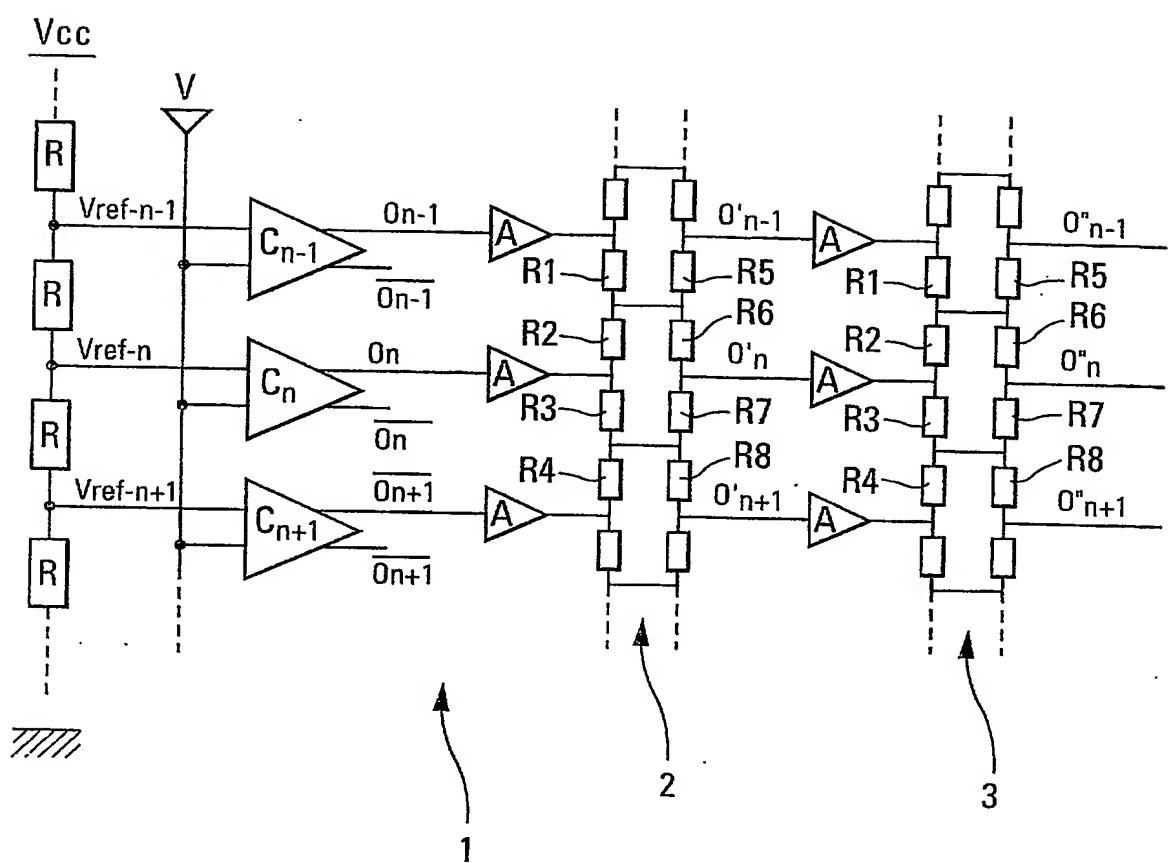


Fig. 2



DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

reçue le 06/11/03

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI

N° 11235*02

DÉSIGNATION D'INVENTEUR(S) Page N° 1... / 1...

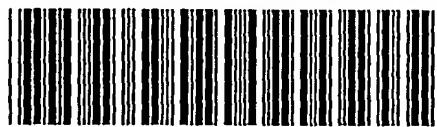
(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W /260899

Vos références pour ce dossier <i>(facultatif)</i>	63202		
N° D'ENREGISTREMENT NATIONAL	03 R/182		
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
CIRCUIT DE COMPARAISON POUR CONVERTISSEUR ANALOGIQUE-NUMÉRIQUE			
LE(S) DEMANDEUR(S) :			
ATMEL GRENOBLE S.A.			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» Si il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom			
Prénoms			
Adresse	Rue	THALES - INTELLECTUAL PROPERTY 31-33, Avenue Aristide Briand	
	Code postal et ville	94117	ARCUEIL CEDEX
Société d'appartenance <i>(facultatif)</i>			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance <i>(facultatif)</i>			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance <i>(facultatif)</i>			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
17 octobre 2003			
Alain COLLET			

PCT/EP2004/052518



One

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.